

# Y-3568 核心板产品规格书

## 文档修改历史

版本	描述	日期
V1.0	文档创建	2023-07-26
V1.1	更新核心板的尺寸	2023-08-05

敬告：本档版权归内容原创公司所有，并保留一切权力。档内容如有修改更新，请联系提供方获取最新本，恕不另行通知。

# 目 录

<b>第一章 产品概述</b> .....	<b>3</b>
1.1 产品简介.....	3
1.2 产品特点.....	3
1.3 产品用途.....	3
1.4 主芯片方框图.....	4
1.5 核心板方框图.....	5
1.6 外观接口示意图.....	6
1.7 功能及驱动支持列表.....	6
<b>第二章 基本功能列表</b> .....	<b>9</b>
<b>第三章 核心板尺寸</b> .....	<b>10</b>
<b>第四章 核心板接口定义说明</b> .....	<b>11</b>
<b>第五章 电流参数表</b> .....	<b>18</b>
<b>第六章 ITX-Y3568 参考板</b> .....	<b>19</b>
<b>第七章 资料列表</b> .....	<b>20</b>

# 第一章 产品概述

## 1.1 产品简介

Y-3568 核心板是一款基于 Rockchip RK3568 芯片设计的主板，采用邮票孔接口设计，22nm 先进工艺，集成四核 Cortex-A55、Mali-G52 2EE 高性能 GPU，主频最高可达 2.0GHz，具备超强的计算性能、2D/3D 图形处理能力和全高清视频编解码能力，完美支持 4Kx2K@60fps 超清解码和 4Kx2K HDMI 超清输出。可用于嵌入式系统、智能家居、工业控制等应用领域，提供配套的源代码、教程、技术资料 and 开发工具，让开发变得更加简单方便，提供多种存储配置选择，用户仅需扩展功能底板，即可快速实现项目研发和量产。

## 1.2 产品特点

Y-3568 核心板是一款高性能、多功能、稳定可靠的主板，适合各种嵌入式系统、智能家居、工业控制等产品的开发和应用。其具有如下特性和功能：

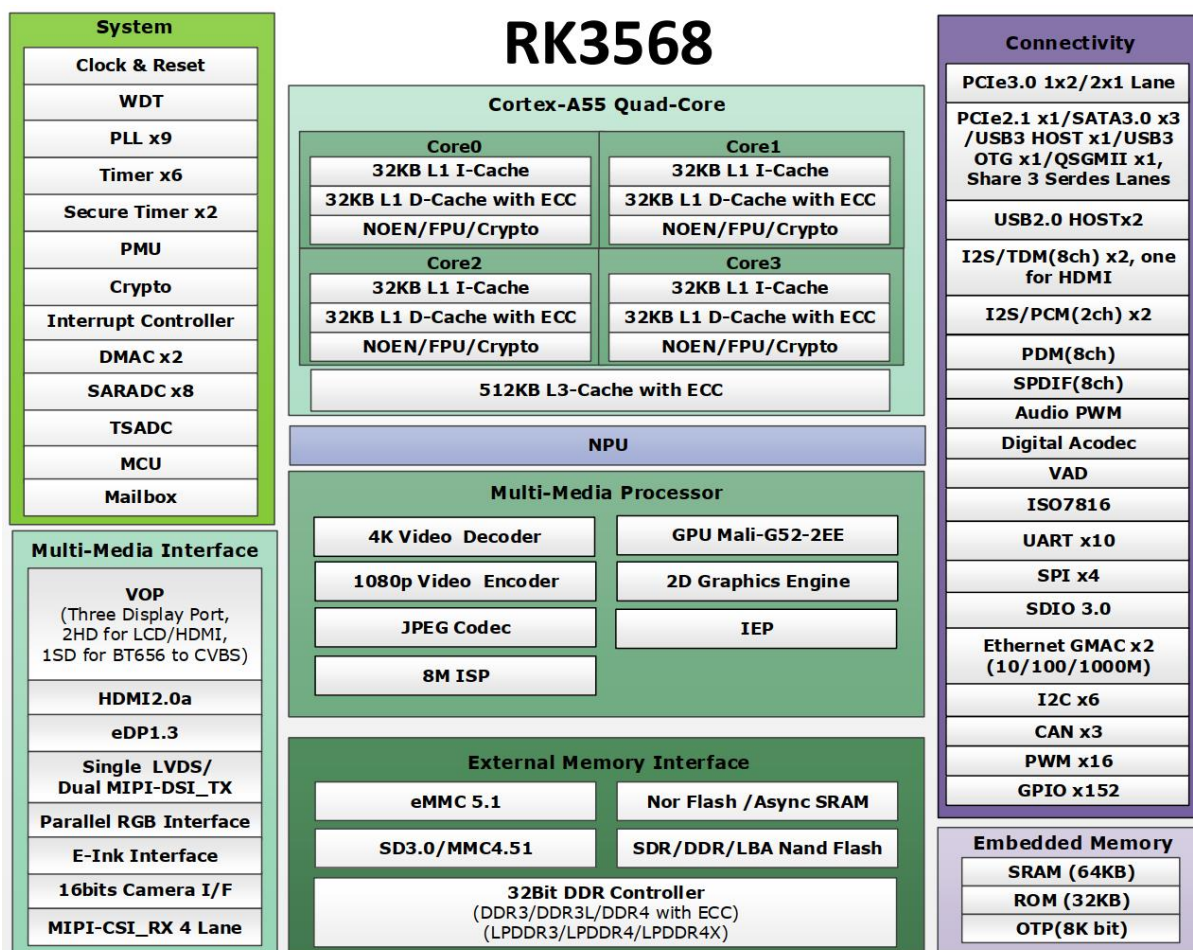
- ◆ 高性能处理器：产品采用了四核 Cortex-A55 架构，最高主频可达 2.0GHz，性能较前代芯片提升了 30%。
- ◆ 强大的 GPU 性能：产品集成了 Mali-G52 2EE GPU，在图像处理和游戏等方面表现出色。
- ◆ 多种高清解码支持：产品支持 8K@60FPS、4K@120FPS 的视频解码，还支持 HDR10/HDR10+/HLG 等高动态范围图像解码。
- ◆ 丰富的接口：产品支持 PCIe 3.0、USB3.0、HDMI 2.0、GbE LAN 等各种接口，可满足不同应用场景的需求。
- ◆ 多媒体处理能力强：产品集成 ISP 和 NPU，可以进行 AI 人脸识别、人体检测和物体识别等功能。
- ◆ 低功耗设计：产品采用了 22nm 工艺设计，功耗较前代芯片降低了 30%，同时还支持 DVFS、CPU 睡眠等低功耗技术。
- ◆ 安全功能强：产品支持 TPM 2.0 等多种安全算法，有助于保护数据和应用程序的安全性。
- ◆ 支持多系统：产品支持 Android、Linux、Ubuntu、Debian、OpenHarmony 等多种操作系统，可满足不同应用场景的需求。

## 1.3 产品用途

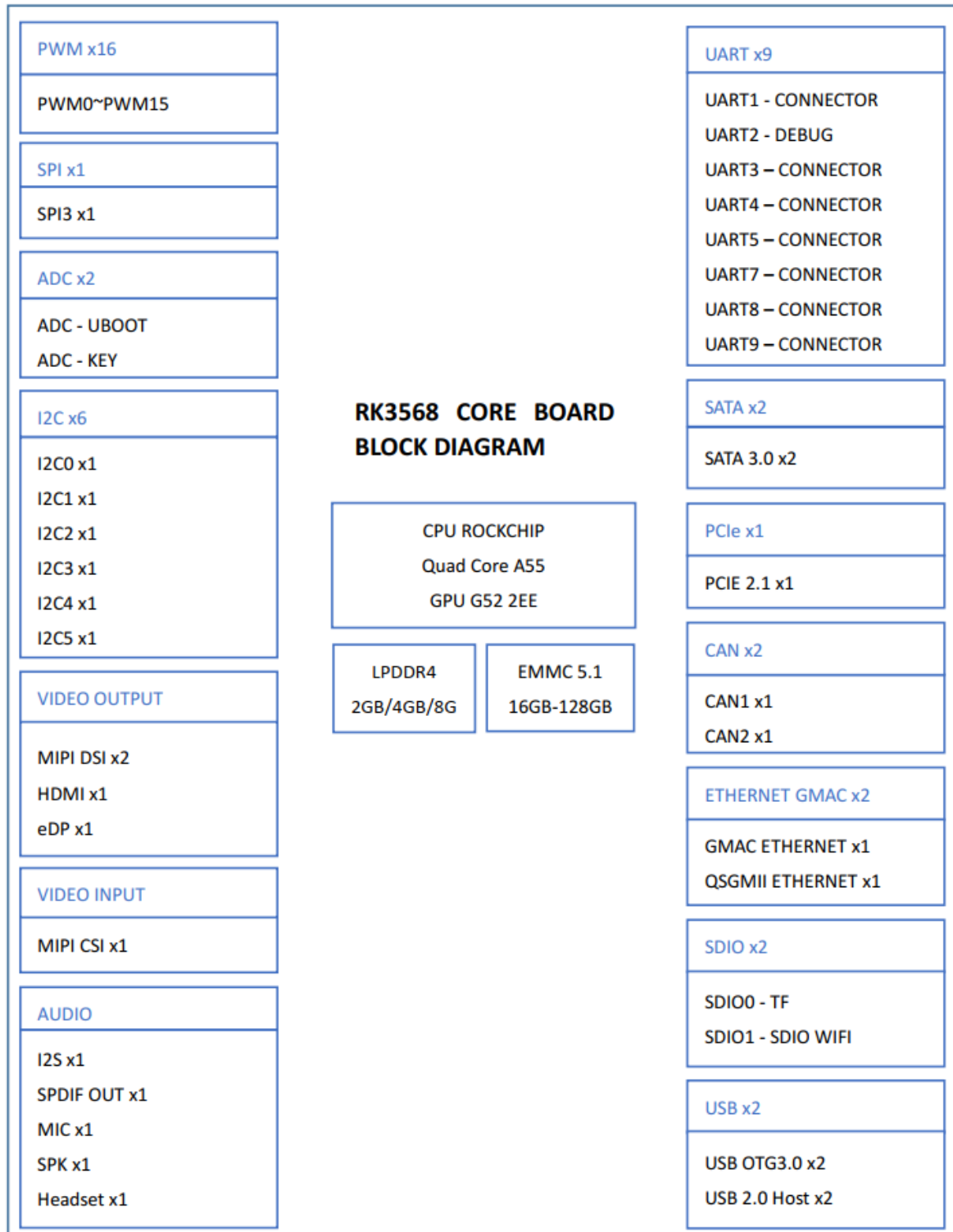
Y-3568 核心板可以广泛应用于多种应用场景，如智能家居、智能电视、视频会议、智能监控、工业控制等领域。以下是具体的应用场景：

- 智能电视：产品可以提供强大的视频解码功能，支持 8K@60FPS、4K@120FPS 的视频解码，满足高清电视的需求，同时支持多种操作系统，如 Android 等。
- 视频会议：产品集成了 ISP 和 NPU，可以实现人脸识别、人体检测和物体识别等功能，保障视频会议的安全性和准确性。
- 智能家居：产品可以提供丰富的接口，并支持多种通信协议，如 Wi-Fi、蓝牙等，可以将智能家居设备连接到互联网，实现智能化控制。
- 智能监控：产品可以提供 4K@60FPS 的视频解码功能，并支持 HDR10/HDR10+/HLG 等高动态范围图像解码，满足智能监控的高清画质要求。
- 工业控制：产品低功耗设计，同时支持多种接口，如 PCIe 3.0、USB3.0 等，可以广泛应用于工业控制领域。

## 1.4 主芯片方框图

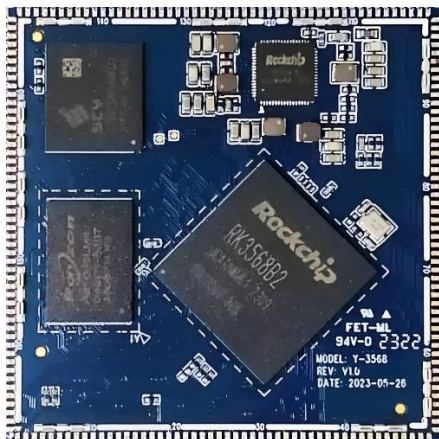


## 1.5 核心板方框图

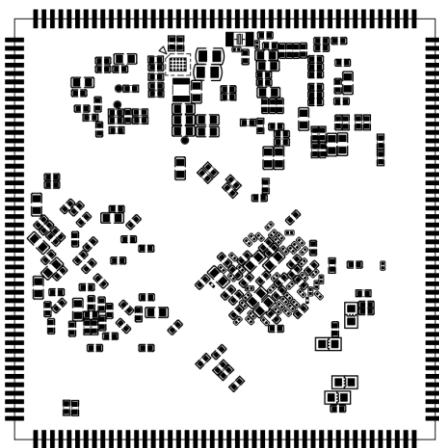


## 1.6 外观接口示意图

正面:



背面:



## 1.7 功能及驱动支持列表

RK3568 功能及驱动支持列表				
	Android 11	Ubuntu-18.04	Debian 10	Linux Buildroot
<b>硬件功能</b>				
HDMI 1080P 显示	√	√	√	√
MIPI 显示屏(5.5 寸 720x1280 加触摸总成)	√	√	√	√
MIPI 显示屏(5.5 寸 1080x1920 加触摸总成)	√	√	√	√
MIPI 显示屏(7 寸 1024x600 加触摸总成)	√	√	√	√
MIPI 显示屏(7 寸 1200x1920 加触摸总成)	√	√	√	√
MIPI 显示屏(8 寸 800x1280 加触摸总成)	√	√	√	√

MIPI 显示屏(10.1 寸 800x1280 加触摸总成)	√	√	√	√
MIPI 显示屏(10.1 寸 1920x1200 加触摸总成)	√	√	√	√
LVDS 显示屏(10.1 寸 1280x800 加触摸总成)	√	√	√	√
LVDS 显示屏(10.1 寸 800x1280 加触摸总成)	√	√	√	√
LVDS 显示屏(13.3 寸 1920x1080 加触摸总成)	√	√	√	√
eDP 显示屏(13.3 寸 1920x1080 加触摸总成)	√	√	√	√
LED 灯(进系统呼吸灯)	√	√	√	√
RTC(外挂 CP1202, 掉电时间保存)	√	√	√	√
喇叭 (底板可接 6W/8 欧喇叭,播放声音)	√	√	√	√
耳机 (带耳机检测功能)	√	√	√	√
麦克风输入	√	√	√	√
摄像头 USB 接口(双目或单目)	√	√	√	√
2.4GWIFI(WiFi6 iperf3 测试)	√	√	√	√
5GWIFI(WiFi6 iperf3 测试)	√	√	√	√
2.4G 蓝牙(WiFi6 支持 BLE 且相互传文件)	√	√	√	√
5G 蓝牙(WiFi6 支持 BLE 且相互传文件)	√	√	√	√
USB2.0 OTG 标准 A 口(主重设备切换, ADB/HOST)	√	√	√	√
USB3.0 HOST 标准 A 口(3.0 U 盘/3.0 USB 相机)	√	√	√	√
USB2.0 HOST 标准 A 口(2.0 U 盘/2.0 USB 相机)	√	√	√	√
USB2.0 HOST 排针式(2.0 U 盘/2.0 USB 相机)	√	√	√	√
PCIE2.0	√	√	√	√
SATA3.0	√	√	√	√
千兆以太网 (YT8511C LED 指示灯及 iperf3 测试)	√	√	√	√
调试串口 (可收发, 也可作为普通串口)	√	√	√	√
串口 2/3/4/5/7/8/9 (可正常收发数据)	√	√	√	√
TF 卡 (测试最大 256G TF 卡相互传文件)	√	√	√	√
复位键 (系统复位功能)	√	√	√	√
升级键 (长按上电能进入烧写模式)	√	√	√	√
4G 通讯 (域格 CLM920、移远 EC20/EC800M)	√	√	√	√
GPS+北斗 BDS	√	√	√	√
<b>总线驱动</b>				
PCIE 驱动	√	√	√	√
SPI 驱动	√	√	√	√
ADC 驱动	√	√	√	√
I2C 驱动	√	√	√	√
PWM 驱动	√	√	√	√
SDIO 驱动	√	√	√	√
GPIO 驱动	√	√	√	√
USB 驱动	√	√	√	√
GT9XX 驱动	√	√	√	√
<b>软件功能</b>				
.H264 视频编码 1080P 60fps	√	√	√	√
.H264 视频解码 4K 60fps	√	√	√	√

.H265 视频编码 1080P 60fps	√	√	√	√
.H265 视频解码 4K 60fps	√	√	√	√
USB 打印机	√	√	√	√
USB 升级	√	√	√	√
TF 卡升级	√			
OTA 升级	√			
定时开关机	√	√	√	√
恢复出厂设置	√			
序列号	√			
MAC 地址	√	√	√	√
休眠唤醒	√			

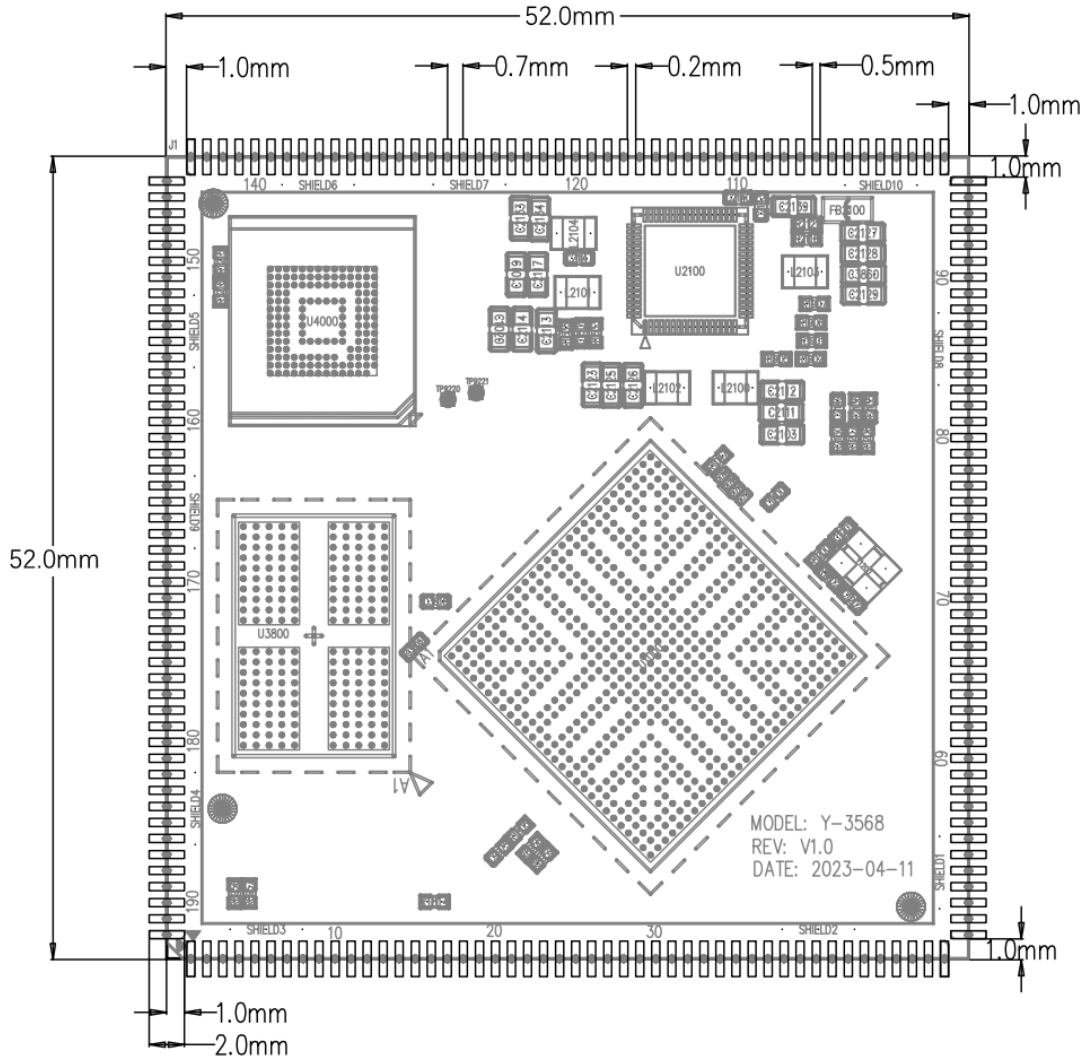


## 第二章 基本功能列表

主要硬件参数指标	
核心板尺寸	长*宽*高 (52mm * 52 mm * 2.5mm)
接口类型	邮票孔 (200pin, 0.7mm 间距)
连接方式	板对板连接器
PCB 规格	8 层板设计
CPU	RK3568, 四核 64 位 Cortex-A55 处理器, 22nm 先进工艺, 主频最高 2.0GHz
GPU	ARM G52 2EE 图形处理器, 支持 OpenGL ES 1.1/2.0/3.2, OpenCL 2.0, Vulkan 1.1, 内嵌高性能 2D 加速硬件
NPU	集成 RKNN NPU AI 加速器, 1Tops 算力, 支持 INT8/INT16
多媒体	支持 4K 60fps H.265/H.264/VP9 视频解码; 支持 1080P 100fps H.265/H.264 视频编码;
内存	LPDDR4 标配 2GB, 选配 4GB/8GB
存储	eMMC 5.1 标配 16GB, 选配 32GB/64GB/128GB
电源管理	RK809-5
电源输入	支持 3.3V 直流电源输入 (电源误差±3%)
环境要求	工作温度-25°C ~ 75°C, 存储温度-30°C ~ 125°C, 工作湿度 0%~95% (不结露)
SDK 开发	提供完整的软件开发 SDK、开发文档、技术资料、开发教程等配套资料
支持系统	支持 Android 11、Ubuntu-18.04、Debian 10、Buildroot+QT 等操作系统
核心板常用接口	
HDMI	1 路 HDMI TX 接口, 最高支持 4096*2304@60Hz 输出
MIPI DSI	2 路 MIPI DSI 2 通道信号, 最高支持 2560*1440@60fps 输出
LVDS	1 路 LVDS 接口(与 MIPI_DSI 结合使用), 支持 RGB888 和 RGB666 输入
EDP	1 路 eDP 4 通道信号, 最高支持 2560*1600@60fps 输出
SDIO	2 路 SDIO 3.0 接口, 通过 SDIO 接口可扩展 WiFi+蓝牙二合一模块和 TF 卡
以太网	2 路千兆网络控制器 (GMAC+QSGMII), 支持 10/100/1000Mbps 数据传输速率
USB	2 路 USB2.0 host, 1 路 USB 3.0 OTG, 1 路 USB 3.0 host
SATA	2 路 SATA 控制器, 兼容 Serial ATA 3.3 和 AHCI Revision 1.3.1
CAN	2 路 CAN 控制器, 支持可调时钟速率和比特(波特)率
PCIe	1 路 PCIe 控制器, 支持 PCIe 3.1(8Gbps)协议, 并向下兼容 PCIe 2.1 和 PCIe 1.1 协议
SPI	1 路 SPI 控制器, 支持串行主和串行从模式, 软件可配置
I2C	6 路 I2C 接口, 软件可编程时钟频率
UART 控制器	9 路 UART 接口, 支持 UART 操作的不同输入时钟
PWM	16 个基于中断操作的片上 PWM (PWM0~PWM15)
摄像头	2 路 MIPI-CSI (4 通道输入)摄像头, 内置 8M ISP 图像信号处理器 支持单目 800W 或双目 200W 摄像头
其他接口	多组 GPIO, 3 路 I2S, 3 路 ADC, 2 路 DAC, 1 路 PDM, 1 路 TDM, 1 路 VAD

# 第三章 核心板尺寸

PCB 大小为 52mm 长\*52mm 宽\*2.5mm 高，相应的物理尺寸参数如下图所示。



正面图 TOP view

正面

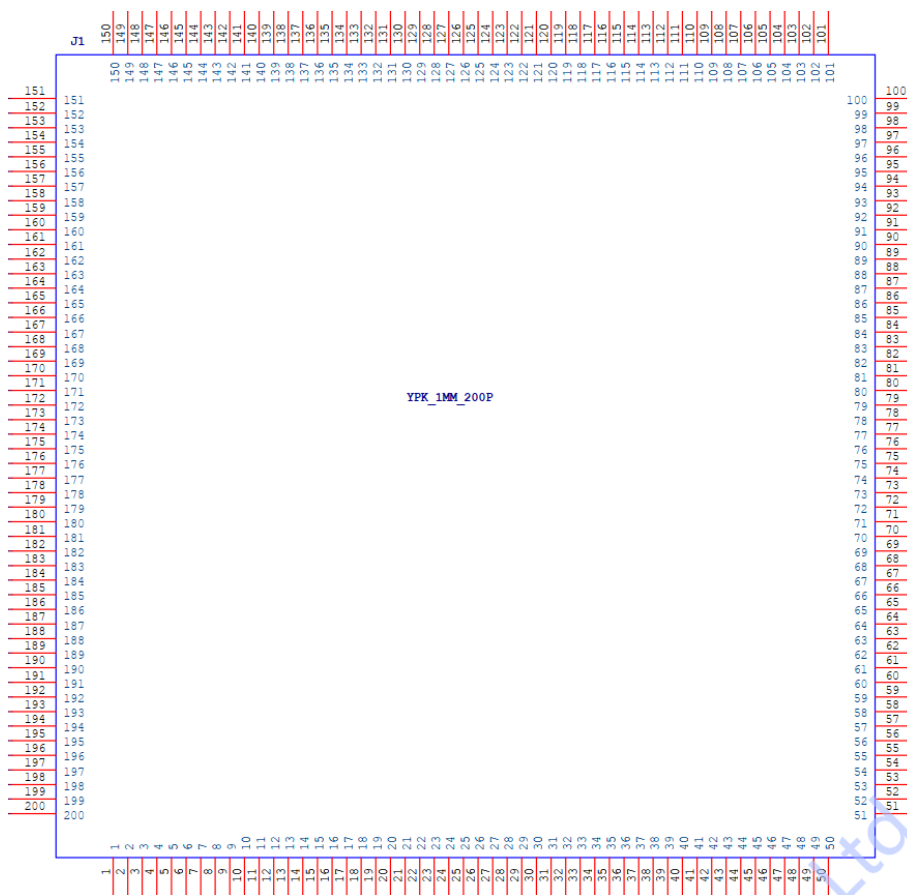
PCB: 8 层板

尺寸: 52mm\*52mm\*2.5mm, 板厚 1.2mm

# 第四章 核心板接口定义说明

Y-3568 核心板接口信号定义如下，提供了 CPU 全部的功能信号。如需自定义底板设计，详细设计阶段我司将提供参考原理图和信号说明文档。

## 核心板的接口示意图



## 核心板接口定义说明

Types: I = Input, O = Output, I/O = Input/Output, A = Analog, AI= Analog Input, AO=Analog Output, G= Ground, P = power, A I/O = Analog Input/Output, OD= Open-Drain, NA=Unknown				
Pin	Core board pin definition	Type	Function for Mainboard	Default function description
1	PHY2_INT_3c7_d	I/O	PHY2_INT_3c7_d	PHY2_INT_3c7_d
2	PHY2_RSTn_3d0_d	I/O	PHY2_RSTn_3d0_d	PHY2_RSTn_3d0_d
3	GMAC1_TXD0_4a4_d	O	GMAC1_TXD0_4a4_d	GMAC1_TXD0_4a4_d
4	GMAC1_TXD1_4a5_d	O	GMAC1_TXD1_4a5_d	GMAC1_TXD1_4a5_d

5	GMAC1_TXD2_3d6_d	O	GMAC1_TXD2_3d6_d	GMAC1_TXD2_3d6_d
6	GMAC1_TXD3_3d7_d	O	GMAC1_TXD3_3d7_d	GMAC1_TXD3_3d7_d
7	GMAC1_TXEN_4a6_d	O	GMAC1_TXEN_4a6_d	GMAC1_TXEN_4a6_d
8	GMAC1_RXD0_4a7_d	I	GMAC1_RXD0_4a7_d	GMAC1_RXD0_4a7_d
9	GMAC1RXD1_4b0_d	I	GMAC1RXD1_4b0_d	GMAC1RXD1_4b0_d
10	GMAC1_RXD2_4a1_d	I	GMAC1_RXD2_4a1_d	GMAC1_RXD2_4a1_d
11	GMAC1_RXD3_4a2_d	I	GMAC1_RXD3_4a2_d	GMAC1_RXD3_4a2_d
12	GMAC1_RXDV_4b1_d	I	GMAC1_RXDV_4b1_d	GMAC1_RXDV_4b1_d
13	GMAC1_TXCLK_4a0_d	O	GMAC1_TXCLK_4a0_d	GMAC1_TXCLK_4a0_d
14	GND	G	GND	Power Ground
15	GMAC1_RXCLK_4a3_d	I	GMAC1_RXCLK_4a3_d	GMAC1_RXCLK_4a3_d
16	GMAC1_MDC_4b6_d	I/O	GMAC1_MDC_4b6_d	GMAC1_MDC_4b6_d
17	GMAC1_MDIO_4b7_d	I/O	GMAC1_MDIO_4b7_d	GMAC1_MDIO_4b7_d
18	GMAC1_RSTn_4c0_d	I/O	GMAC1_RSTn_4c0_d	GMAC1_RSTn_4c0_d
19	GMAC1_INT_3d3_d	I/O	GMAC1_INT_3d3_d	GMAC1_INT_3d3_d
20	GMAC1_MCLKIO_4c1_d	O	GMAC1_MCLKIO_4c1_d	GMAC1_MCLKIO_4c1_d
21	HDMI_TX_HPDI	O	HDMI_TX_HPDI	HDMI_TX_HPDI
22	HDMITX_SCL_4c7_u	I/O	HDMITX_SCL_4c7_u	HDMITX_SCL_4c7_u
23	HDMITX_SDA_4d0_u	I/O	HDMITX_SDA_4d0_u	HDMITX_SDA_4d0_u
24	HDMITX_CEC_4d1_u	I/O	HDMITX_CEC_4d1_u	HDMITX_CEC_4d1_u
25	GND	G	GND	Power Ground
26	MIPI_CSI_RX_CLK1N	I	MIPI_CSI_RX_CLK1N	MIPI_CSI_RX_CLK1N
27	MIPI_CSI_RX_CLK1P	I	MIPI_CSI_RX_CLK1P	MIPI_CSI_RX_CLK1P
28	MIPI_CSI_RX_D3N	I	MIPI_CSI_RX_D3N	MIPI_CSI_RX_D3N
29	MIPI_CSI_RX_D3P	I	MIPI_CSI_RX_D3P	MIPI_CSI_RX_D3P
30	MIPI_CSI_RX_D2N	I	MIPI_CSI_RX_D2N	MIPI_CSI_RX_D2N
31	MIPI_CSI_RX_D2P	I	MIPI_CSI_RX_D2P	MIPI_CSI_RX_D2P
32	MIPI_CSI_RX_CLK0N	I	MIPI_CSI_RX_CLK0N	MIPI_CSI_RX_CLK0N
33	MIPI_CSI_RX_CLK0P	I	MIPI_CSI_RX_CLK0P	MIPI_CSI_RX_CLK0P
34	MIPI_CSI_RX_D1N	I	MIPI_CSI_RX_D1N	MIPI_CSI_RX_D1N
35	MIPI_CSI_RX_D1P	I	MIPI_CSI_RX_D1P	MIPI_CSI_RX_D1P
36	MIPI_CSI_RX_D0N	I	MIPI_CSI_RX_D0N	MIPI_CSI_RX_D0N
37	MIPI_CSI_RX_D0P	I	MIPI_CSI_RX_D0P	MIPI_CSI_RX_D0P
38	GND	G	GND	Power Ground
39	RESET_KEY	I	RESET_KEY	RESET_KEY
40	RK809_PWRON	I	RK809_PWRON	RK809_PWRON
41	VCC_1V8	O	VCC_1V8	VCC_1V8

42	VCC3V3_SD	O	VCC3V3_SD	VCC3V3_SD
43	CAN1_RX_4c2_d	I/O	CAN1_RX_4c2_d	CAN1_RX_4c2_d
44	CAN1_TX_4c3_d	I/O	CAN1_TX_4c3_d	CAN1_TX_4c3_d
45	UART7_RX_3c5_d	I/O	UART7_RX_3c5_d	UART7_RX_3c5_d
46	UART7_TX_3c4_d	I/O	UART7_TX_3c4_d	UART7_TX_3c4_d
47	UART8_RX_3a0_d	I/O	UART8_RX_3a0_d	UART8_RX_3a0_d
48	UART8_TX_2d7_d	I/O	UART8_TX_2d7_d	UART8_TX_2d7_d
49	UART9_RX_4c6_d	I/O	UART9_RX_4c6_d	UART9_RX_4c6_d
50	UART9_TX_4c5_d	I/O	UART9_TX_4c5_d	UART9_TX_4c5_d
Pin	Core board pin definition	Type	Function for Mainboard	Default function description
51	VCC_3V3	O	VCC_3V3	VCC_3V3
52	VCC_3V3	O	VCC_3V3	VCC_3V3
53	VCC3V3_SYS	I	VCC3V3_SYS	VCC3V3_SYS
54	VCC3V3_SYS	I	VCC3V3_SYS	VCC3V3_SYS
55	VCC3V3_SYS	I	VCC3V3_SYS	VCC3V3_SYS
56	GND	G	GND	Power Ground
57	GND	G	GND	Power Ground
58	PDM_CLK1_1a4_d	I/O	PDM_CLK1_1a4_d	PDM_CLK1_1a4_d
59	PDM_SDI1_1b2_d	I/O	PDM_SDI1_1b2_d	PDM_SDI1_1b2_d
60	HPR_OUT	O	HPR_OUT	HPR_OUT
61	HPL_OUT	O	HPL_OUT	HPL_OUT
62	MIC_R	I	MIC_R	MIC_R
63	MIC_L	I	MIC_L	MIC_L
64	GND	G	GND	Power Ground
65	MIPI_DSI_TX0_D3P/LVDS_TX0_D3P	O	MIPI_DSI_TX0_D3P/LVDS_TX0_D3P	MIPI_DSI_TX0_D3P/LVDS_TX0_D3P
66	MIPI_DSI_TX0_D3N/LVDS_TX0_D3N	O	MIPI_DSI_TX0_D3N/LVDS_TX0_D3N	MIPI_DSI_TX0_D3N/LVDS_TX0_D3N
67	MIPI_DSI_TX0_D2P/LVDS_TX0_D2P	O	MIPI_DSI_TX0_D2P/LVDS_TX0_D2P	MIPI_DSI_TX0_D2P/LVDS_TX0_D2P
68	MIPI_DSI_TX0_D2N/LVDS_TX0_D2N	O	MIPI_DSI_TX0_D2N/LVDS_TX0_D2N	MIPI_DSI_TX0_D2N/LVDS_TX0_D2N
69	MIPI_DSI_TX0_CLKP/LVDS_TX0_CLKP	O	MIPI_DSI_TX0_CLKP/LVDS_TX0_CLKP	MIPI_DSI_TX0_CLKP/LVDS_TX0_CLKP
70	MIPI_DSI_TX0_CLKN/LVDS_TX0_CLKN	O	MIPI_DSI_TX0_CLKN/LVDS_TX0_CLKN	MIPI_DSI_TX0_CLKN/LVDS_TX0_CLKN
71	MIPI_DSI_TX0_D1P/LVDS_TX0_D1P	O	MIPI_DSI_TX0_D1P/LVDS_TX0_D1P	MIPI_DSI_TX0_D1P/LVDS_TX0_D1P
72	MIPI_DSI_TX0_D1N/LVDS_TX0_D1N	O	MIPI_DSI_TX0_D1N/LVDS_TX0_D1N	MIPI_DSI_TX0_D1N/LVDS_TX0_D1N
73	MIPI_DSI_TX0_D0P/LVDS_TX0_D0P	O	MIPI_DSI_TX0_D0P/LVDS_TX0_D0P	MIPI_DSI_TX0_D0P/LVDS_TX0_D0P
74	MIPI_DSI_TX0_D0N/LVDS_TX0_D0N	O	MIPI_DSI_TX0_D0N/LVDS_TX0_D0N	MIPI_DSI_TX0_D0N/LVDS_TX0_D0N
75	GND	G	GND	Power Ground
76	HDMI_TXCLKN_PORT	O	HDMI_TXCLKN_PORT	HDMI_TXCLKN_PORT
77	HDMI_TXCLKP_PORT	O	HDMI_TXCLKP_PORT	HDMI_TXCLKP_PORT

78	HDMI_TX0N_PORT	O	HDMI_TX0N_PORT	HDMI_TX0N_PORT
79	HDMI_TX0P_PORT	O	HDMI_TX0P_PORT	HDMI_TX0P_PORT
80	HDMI_TX1N_PORT	O	HDMI_TX1N_PORT	HDMI_TX1N_PORT
81	HDMI_TX1P_PORT	O	HDMI_TX1P_PORT	HDMI_TX1P_PORT
82	HDMI_TX2N_PORT	O	HDMI_TX2N_PORT	HDMI_TX2N_PORT
83	HDMI_TX2P_PORT	O	HDMI_TX2P_PORT	HDMI_TX2P_PORT
84	GND	G	GND	Power Ground
85	MIPI_DSI_TX1_D3P	O	MIPI_DSI_TX1_D3P	MIPI_DSI_TX1_D3P
86	MIPI_DSI_TX1_D3N	O	MIPI_DSI_TX1_D3N	MIPI_DSI_TX1_D3N
87	MIPI_DSI_TX1_D2P	O	MIPI_DSI_TX1_D2P	MIPI_DSI_TX1_D2P
88	MIPI_DSI_TX1_D2N	O	MIPI_DSI_TX1_D2N	MIPI_DSI_TX1_D2N
89	MIPI_DSI_TX1_CLKP	O	MIPI_DSI_TX1_CLKP	MIPI_DSI_TX1_CLKP
90	MIPI_DSI_TX1_CLKN	O	MIPI_DSI_TX1_CLKN	MIPI_DSI_TX1_CLKN
91	MIPI_DSI_TX1_D1P	O	MIPI_DSI_TX1_D1P	MIPI_DSI_TX1_D1P
92	MIPI_DSI_TX1_D1N	O	MIPI_DSI_TX1_D1N	MIPI_DSI_TX1_D1N
93	MIPI_DSI_TX1_D0P	O	MIPI_DSI_TX1_D0P	MIPI_DSI_TX1_D0P
94	MIPI_DSI_TX1_D0N	O	MIPI_DSI_TX1_D0N	MIPI_DSI_TX1_D0N
95	GND	G	GND	Power Ground
96	USB3_OTG0_ID	I	USB3_OTG0_ID	USB3_OTG0_ID
97	USB3_OTG0_VBUSDET	I	USB3_OTG0_VBUSDET	USB3_OTG0_VBUSDET
98	USB3_OTG0_DM	I/O	USB3_OTG0_DM	USB3_OTG0_DM
99	USB3_OTG0_DP	I/O	USB3_OTG0_DP	USB3_OTG0_DP
100	GND	G	GND	Power Ground
Pin	Core board pin definition	Type	Function for Mainboard	Default function description
101	USB3_OTG0_SSTXP	O	USB3_OTG0_SSTXP	USB3_OTG0_SSTXP
102	USB3_OTG0_SSTXN	O	USB3_OTG0_SSTXN	USB3_OTG0_SSTXN
103	USB3_OTG0_SSRXP	I	USB3_OTG0_SSRXP	USB3_OTG0_SSRXP
104	USB3_OTG0_SSRXN	I	USB3_OTG0_SSRXN	USB3_OTG0_SSRXN
105	PCIE20_REFCLKN	O	PCIE20_REFCLKN	PCIE20_REFCLKN
106	PCIE20_REFCLKP	O	PCIE20_REFCLKP	PCIE20_REFCLKP
107	PCIE20_RXN/SGMII_RXN/SATA2_RXN	I	PCIE20_RXN/SGMII_RXN/SATA2_RXN	PCIE20_RXN/SGMII_RXN/SATA2_RXN
108	PCIE20_RXP/SGMII_RXP/SATA2_RXP	I	PCIE20_RXP/SGMII_RXP/SATA2_RXP	PCIE20_RXP/SGMII_RXP/SATA2_RXP
109	PCIE20_TXN/SGMII_TXN/SATA2_TXN	O	PCIE20_TXN/SGMII_TXN/SATA2_TXN	PCIE20_TXN/SGMII_TXN/SATA2_TXN
110	PCIE20_TXP/SGMII_TXP/SATA2_TXP	O	PCIE20_TXP/SGMII_TXP/SATA2_TXP	PCIE20_TXP/SGMII_TXP/SATA2_TXP
111	GND	G	GND	Power Ground
112	USB3_HOST1_SSRXN	I	USB3_HOST1_SSRXN	USB3_HOST1_SSRXN
113	USB3_HOST1_SSRXP	I	USB3_HOST1_SSRXP	USB3_HOST1_SSRXP

114	USB3_HOST1_SSTXN	O	USB3_HOST1_SSTXN	USB3_HOST1_SSTXN
115	USB3_HOST1_SSTXP	O	USB3_HOST1_SSTXP	USB3_HOST1_SSTXP
116	USB3_HOST1_DM	I/O	USB3_HOST1_DM	USB3_HOST1_DM
117	USB3_HOST1_DP	I/O	USB3_HOST1_DP	USB3_HOST1_DP
118	GND	G	GND	Power Ground
119	EDP_TX_AUXN	O	EDP_TX_AUXN	EDP_TX_AUXN
120	EDP_TX_AUXP	O	EDP_TX_AUXP	EDP_TX_AUXP
121	EDP_TX_D1N	O	EDP_TX_D1N	EDP_TX_D1N
122	EDP_TX_D1P	O	EDP_TX_D1P	EDP_TX_D1P
123	EDP_TX_D0N	O	EDP_TX_D0N	EDP_TX_D0N
124	EDP_TX_D0P	O	EDP_TX_D0P	EDP_TX_D0P
125	GND	G	GND	Power Ground
126	SDMMC0_CLK/CAN0_RX_2a2_d	I/O	SDMMC0_CLK/CAN0_RX_2a2_d	SDMMC0_CLK/CAN0_RX_2a2_d
127	SDMMC0_CMD/CAN0_TX_2a1_u	I/O	SDMMC0_CMD/CAN0_TX_2a1_u	SDMMC0_CMD/CAN0_TX_2a1_u
128	SDMMC0_D3_2a0_u	I/O	SDMMC0_D3_2a0_u	SDMMC0_D3_2a0_u
129	SDMMC0_D2_1d7_u	I/O	SDMMC0_D2_1d7_u	SDMMC0_D2_1d7_u
130	SDMMC0_D1_1d6_u	I/O	SDMMC0_D1_1d6_u	SDMMC0_D1_1d6_u
131	SDMMC0_D0_1d5_u	I/O	SDMMC0_D0_1d5_u	SDMMC0_D0_1d5_u
132	SDMMC0_DET_L_0a4_u	I/O	SDMMC0_DET_L_0a4_u	SDMMC0_DET_L_0a4_u
133	KEY_ADC2	I	KEY_ADC2	KEY_ADC2
134	UBOOT_KEY_ADC0	I	UBOOT_KEY_ADC0	UBOOT_KEY_ADC0
135	GND	G	GND	Power Ground
136	SDMMC1_CLK_1V8_2b0_d	I/O	SDMMC1_CLK_1V8_2b0_d	SDMMC1_CLK_1V8_2b0_d
137	GND	G	GND	Power Ground
138	SDMMC1_CMD_1V8_2a7_u	I/O	SDMMC1_CMD_1V8_2a7_u	SDMMC1_CMD_1V8_2a7_u
139	SDMMC1_D0_1V8_2a3_u	I/O	SDMMC1_D0_1V8_2a3_u	SDMMC1_D0_1V8_2a3_u
140	SDMMC1_D1_1V8_2a4_u	I/O	SDMMC1_D1_1V8_2a4_u	SDMMC1_D1_1V8_2a4_u
141	SDMMC1_D2_1V8_2a5_u	I/O	SDMMC1_D2_1V8_2a5_u	SDMMC1_D2_1V8_2a5_u
142	SDMMC1_D3_1V8_2a6_u	I/O	SDMMC1_D3_1V8_2a6_u	SDMMC1_D3_1V8_2a6_u
143	WIFI_REG_ON_1V8_2b1_d	I/O	WIFI_REG_ON_1V8_2b1_d	WIFI_REG_ON_1V8_2b1_d
144	WIFI_WAKE_HOST_1V8_2b2_u	I/O	WIFI_WAKE_HOST_1V8_2b2_u	WIFI_WAKE_HOST_1V8_2b2_u
145	UART1_RX_1V8_2b3_u	I/O	UART1_RX_1V8_2b3_u	UART1_RX_1V8_2b3_u
146	UART1_TX_1V8_2b4_u	I/O	UART1_TX_1V8_2b4_u	UART1_TX_1V8_2b4_u
147	UART1_RTSn_1V8_2b5_u	I/O	UART1_RTSn_1V8_2b5_u	UART1_RTSn_1V8_2b5_u
148	UART1_CTSn_1V8_2b6_u	I/O	UART1_CTSn_1V8_2b6_u	UART1_CTSn_1V8_2b6_u
149	BT_REG_ON_1V8_2b7_d	I/O	BT_REG_ON_1V8_2b7_d	BT_REG_ON_1V8_2b7_d
150	BT_WAKE_HOST_1V8_2c0_d	I/O	BT_WAKE_HOST_1V8_2c0_d	BT_WAKE_HOST_1V8_2c0_d

Pin	Core board pin definition	Type	Function for Mainboard	Default function description
151	HOST_WAKE_BT_1V8_2c1_d	I/O	HOST_WAKE_BT_1V8_2c1_d	HOST_WAKE_BT_1V8_2c1_d
152	CLK32K_OUT1_1V8_2c6_d	I/O	CLK32K_OUT1_1V8_2c6_d	CLK32K_OUT1_1V8_2c6_d
153	GMAC0_MDC_1V8_2c3_d	I/O	GMAC0_MDC_1V8_2c3_d	GMAC0_MDC_1V8_2c3_d
154	GMAC0_MDIO_1V8_2c4_d	I/O	GMAC0_MDIO_1V8_2c4_d	GMAC0_MDIO_1V8_2c4_d
155	LCM_RSTn_1V8_0d3_d	I/O	LCM_RSTn_1V8_0d3_d	LCM_RSTn_1V8_0d3_d
156	4G_EN_1V8_0d5_d	I/O	4G_EN_1V8_0d5_d	4G_EN_1V8_0d5_d
157	4G_RSTn_1V8_0d6_d	I/O	4G_RSTn_1V8_0d6_d	4G_RSTn_1V8_0d6_d
158	I2C1_SCL_TP_0b3_u	I/O	I2C1_SCL_TP_0b3_u	I2C1_SCL_TP_0b3_u
159	I2C1_SDA_TP_0b4_u	I/O	I2C1_SDA_TP_0b4_u	I2C1_SDA_TP_0b4_u
160	TP_INT_L_0b5_u	I/O	TP_INT_L_0b5_u	TP_INT_L_0b5_u
161	TP_RST_L_0b6_u	I/O	TP_RST_L_0b6_u	TP_RST_L_0b6_u
162	GND	G	GND	Power Ground
163	REFCLK_OUT_0a0_d	I/O	REFCLK_OUT_0a0_d	REFCLK_OUT_0a0_d
164	PWM4_LVDS_0c3_d	I/O	PWM4_LVDS_0c3_d	PWM4_LVDS_0c3_d
165	PWM5_LCM_0c4_d	I/O	PWM5_LCM_0c4_d	PWM5_LCM_0c4_d
166	IR_CPU/PWM3_0c2_d	I/O	IR_CPU/PWM3_0c2_d	IR_CPU/PWM3_0c2_d
167	LCM_BL_EN_2d5_d	I/O	LCM_BL_EN_2d5_d	LCM_BL_EN_2d5_d
168	UART2_RX_0d0_u	I/O	UART2_RX_0d0_u	UART2_RX_0d0_u
169	UART2_TX_0d1_u	I/O	UART2_TX_0d1_u	UART2_TX_0d1_u
170	LVDS_BL_EN_3a1_d	I/O	LVDS_BL_EN_3a1_d	LVDS_BL_EN_3a1_d
171	LCM_VDD_EN_3a2_d	I/O	LCM_VDD_EN_3a2_d	LCM_VDD_EN_3a2_d
172	LVDS_RSTn_3a7_d	I/O	TB_RSTn_3a7_d	TB_RSTn_3a7_d
173	LVDS_VDD_EN_3b0_d	I/O	LVDS_VDD_EN_3b0_d	LVDS_VDD_EN_3b0_d
174	UART4_RX_3b1_d	I/O	UART4_RX_3b1_d	UART4_RX_3b1_d
175	UART4_TX_3b2_d	I/O	UART4_TX_3b2_d	UART4_TX_3b2_d
176	GPIO3_B3/I2C5_SCL_d	I/O	GPIO3_B3/I2C5_SCL_d	GPIO3_B3/I2C5_SCL_d
177	GPIO3_B4/I2C5_SDA_d	I/O	GPIO3_B4/I2C5_SDA_d	GPIO3_B4/I2C5_SDA_d
178	GPIO3_B5/I2C3_SCL_d	I/O	GPIO3_B5/I2C3_SCL_d	GPIO3_B5/I2C3_SCL_d
179	GPIO3_B6/I2C3_SDA_d	I/O	GPIO3_B6/I2C3_SDA_d	GPIO3_B6/I2C3_SDA_d
180	UART3_TX_3b7_d	I/O	UART3_TX_3b7_d	UART3_TX_3b7_d
181	UART3_RX_3c0_d	I/O	UART3_RX_3c0_d	UART3_RX_3c0_d
182	PWR_HOLD_3c1_d	I/O	PWR_HOLD_3c1_d	PWR_HOLD_3c1_d
183	UART5_TX_3c2_d	I/O	UART5_TX_3c2_d	UART5_TX_3c2_d
184	UART5_RX_3c3_d	I/O	UART5_RX_3c3_d	UART5_RX_3c3_d
185	USB_OTG_PWR_0a5_d	I/O	USB_OTG_PWR_0a5_d	USB_OTG_PWR_0a5_d
186	USB_HOST_PWR_0b7_d	I/O	USB_HOST_PWR_0b7_d	USB_HOST_PWR_0b7_d



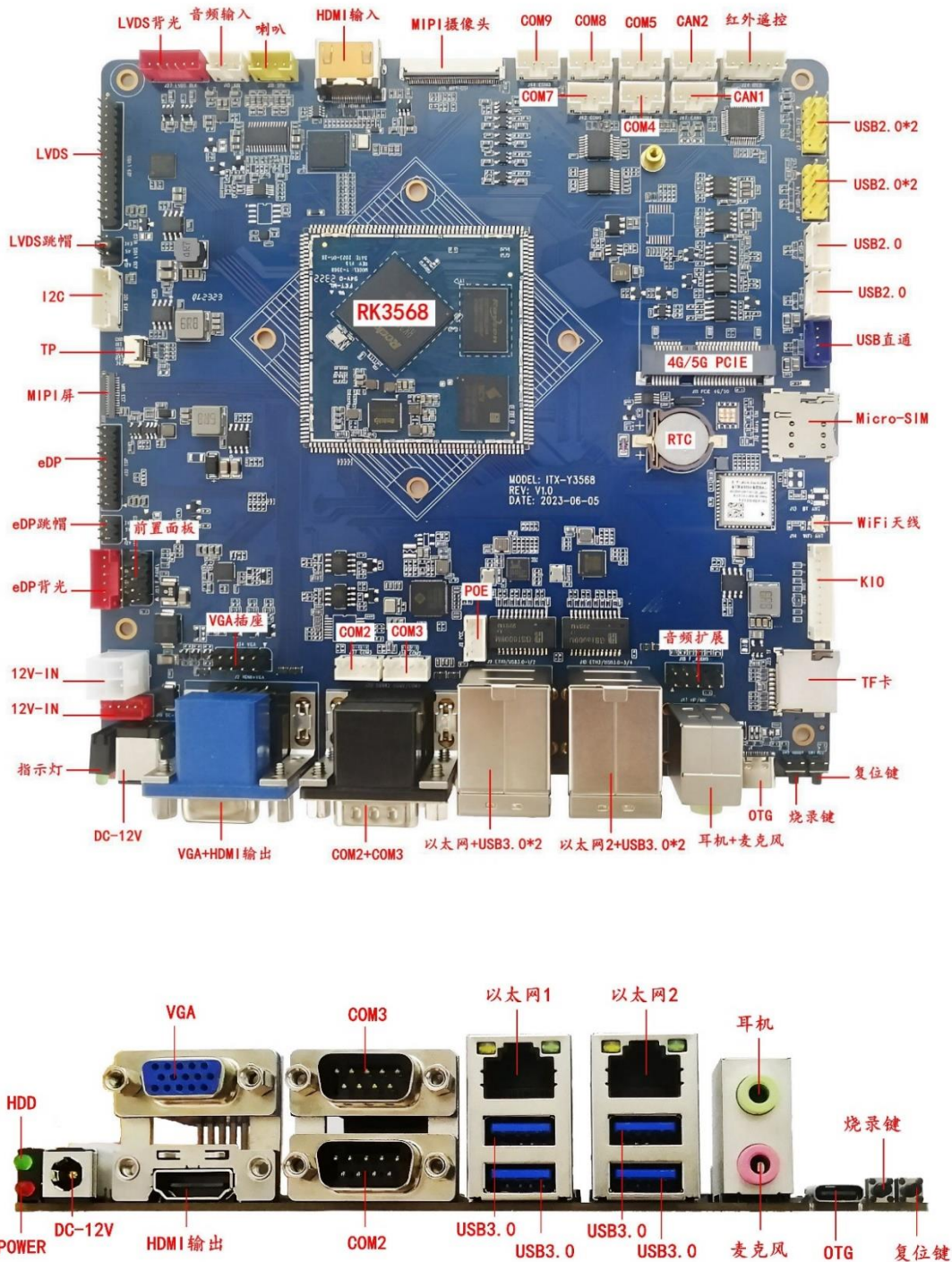
187	HP_DET_3d1_d	I/O	HP_DET_3d1_d	HP_DET_3d1_d
188	SYS_WORK_ON_3c6_d	I/O	SYS_WORK_ON_3c6_d	SYS_WORK_ON_3c6_d
189	SPK_CTL_1b0_d	I/O	SPK_CTL_1b0_d	SPK_CTL_1b0_d
190	AMP_PWR_1b1_d	I/O	AMP_PWR_1b1_d	AMP_PWR_1b1_d
191	I2C3_SDA_1a0_u	I/O	I2C3_SDA_1a0_u	I2C3_SDA_1a0_u
192	I2C3_SCL_1a1_u	I/O	I2C3_SCL_1a1_u	I2C3_SCL_1a1_u
193	CAN2_RX_4b4_d	I/O	CAN2_RX_4b4_d	CAN2_RX_4b4_d
194	CAN2_TX_4b5_d	I/O	CAN2_TX_4b5_d	CAN2_TX_4b5_d
195	GND	G	GND	Power Ground
196	USB2_HOST2_DP	I/O	USB2_HOST2_DP	USB2_HOST2_DP
197	USB2_HOST2_DM	I/O	USB2_HOST2_DM	USB2_HOST2_DM
198	GND	G	GND	Power Ground
199	USB2_HOST3_DP	I/O	USB2_HOST3_DP	USB2_HOST3_DP
200	USB2_HOST3_DM	I/O	USB2_HOST3_DM	USB2_HOST3_DM

## 第五章 电流参数表

项目		最小	典型	最大
电源参数	电压	3.0V	3.3V	3.6V
	波纹	--	50mV	--
	RTC	--	0.9uA	--
	开机电流	194mA	210mA	425 mA
	桌面静态电流	--	210mA	--
环境	相对湿度	10%	--	90%
	工作温度	-25°C	--	75°C
	存储温度	-30°C	0°C	125°C

# 第六章 ITX-Y3568 参考板

下图为我司 ITX-Y3568 产品设计底板示意图，ITX-Y3568 底板的详细功能定义请参考相应的硬件手册。



## 第七章 资料列表

可提供核心板+底板的相关资料：(蓝色资料可公开，其他资料联系主板厂家技术提供)

- Y-3568 核心板产品规格书
- Y-3568 核心板机械图
- ITX-Y3568 主板产品规格书
- ITX-Y3568 底板机械图
- ITX-Y3568 主板测试使用指南
- Y-3568 核心板原理图
- Y-3568 核心板 PCB 封装
- ITX-Y3568 底板原理图
- ITX-Y3568 底板 BOM
- RK3568 安卓 11.0 系统、Linux 系统镜像包和鸿蒙 OpenHarmony 系统镜像包
- SDK 开发包